
Systemy Czasu Rzeczywistego

„FPGA”

laboratorium: 06
autor: mgr inż. Mateusz Baran

1 Spis treści

| | |
|--|---|
| „FPGA” | 1 |
| 1 Spis treści | 2 |
| 2 Wiadomości wstępne | 3 |
| 2.1 Niezbędne wiadomości | 3 |
| 2.2 Literatura: | 3 |
| 3 Przebieg laboratorium | 3 |
| 3.1 Zadanie 1. Na ocenę 3.0 (dst)..... | 3 |
| 3.2 Zadanie 2. Na ocenę 4.0 (db) | 5 |
| 3.3 Zadanie 3. Na ocenę 5.0 (bdb)..... | 5 |

2 Wiadomości wstępne

Pierwsza część niniejszej instrukcji zawiera podstawowe wiadomości teoretyczne dotyczące omawianego tematu. Poznanie tych wiadomości umożliwi prawidłowe zrealizowanie praktycznej części laboratorium.

2.1 Niezbędne wiadomości

Przed laboratorium należy zapoznać się z podstawowymi pojęciami dotyczącymi budowy układów FPGA:

- zasoby logiczne FPGA (CLB, slice, pamięć Block RAM, mnożarki),
- zasoby połączeniowe (programowalne połączenia wewnętrzne, IOB),
- podstawy języka VHDL.

Podczas laboratorium będzie wykorzystywany układ Digilent Basys2 oparty o układ Xilinx Spartan3E-250.

2.2 Literatura:

[1] Podstawowy opis architektury układów FPGA:

http://www.csd.uoc.gr/~hy220/2009f/lectures/11_basic_fpga_arch.pdf

[2] Szczegóły budowy wykorzystywanych układów FPGA:

http://www.xilinx.com/support/documentation/data_sheets/ds312.pdf

[3] Podstawy języka VHDL:

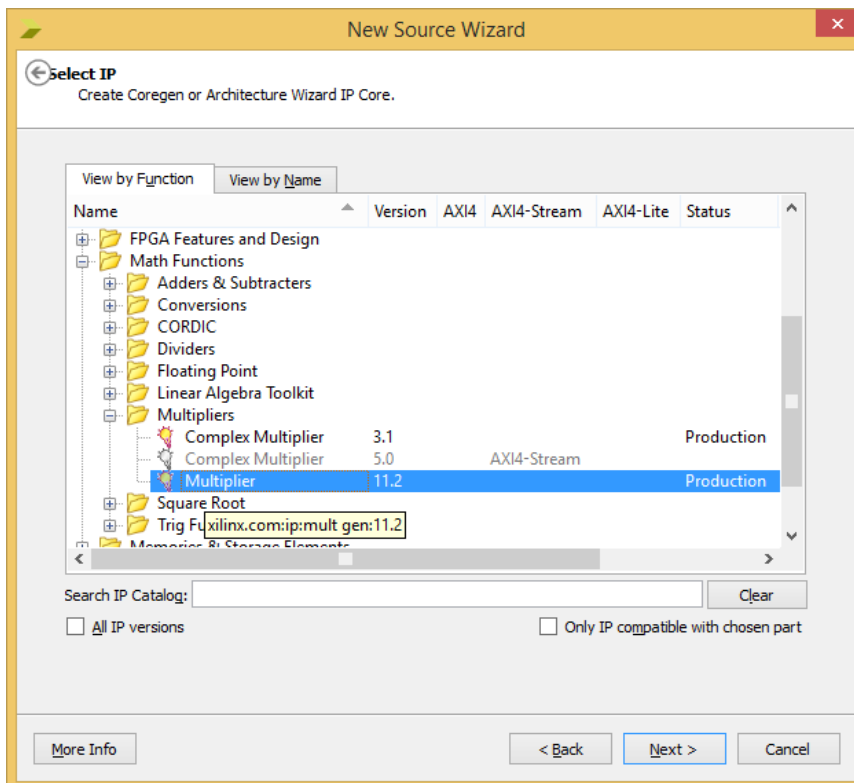
https://wiki.ittc.ku.edu/ittc/images/3/37/EECS_140_VHDL_Tutorial.pdf

3 Przebieg laboratorium

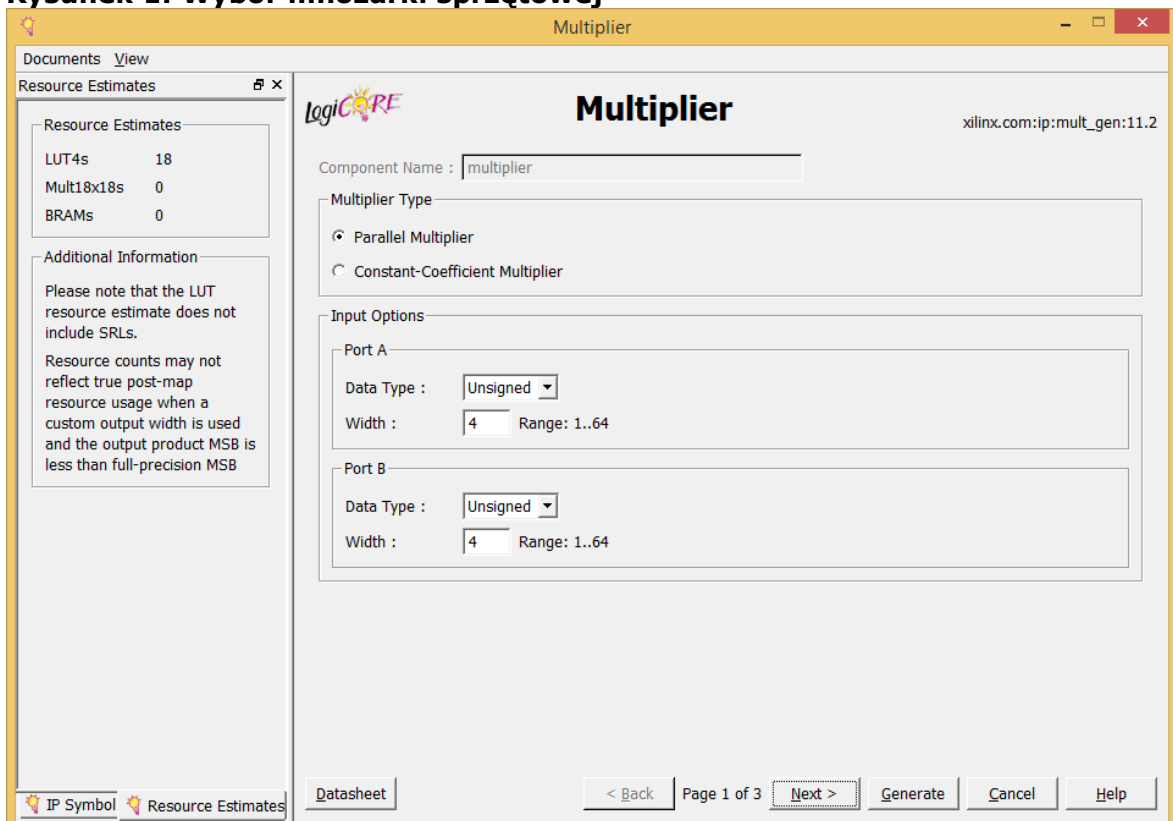
3.1 Zadanie 1. Na ocenę 3.0 (dst)

Pierwsze zadanie polega na wykorzystaniu mnożarek sprzętowych. Są to specjalne fragmenty układów FPGA dedykowane mnożeniu liczb całkowitych. Umożliwiają mnożenie liczb mających do 18 bitów każda. Układ FPGA na wyposażeniu laboratorium ma 12 mnożarek sprzętowych.

Rozpocznij pracę od zadania omawiającego wyświetlacz siedmiosegmentowy. Wystarczająca będzie wersja wyświetlająca pojedynczą cyfrę szesnastkową. Dodaj nowy moduł IP o nazwie multiplier będący realizujący mnożenie (Rysunek 1). Następnie ustaw oba wejścia na czterobitowe liczby całkowite bez znaku (Rysunek 2). Liczby te będą zadawane za pomocą położenia przełączników (po cztery na każdą liczbę). Na kolejnej stronie ustawień wybierz realizację mnożarki za pomocą dedykowanych fragmentów układu („Use Mults”). Pozostałe ustawienia pozostaw na wartościach domyślnych.



Rysunek 1: Wybór mnożarki sprzętowej



Rysunek 2: Ustawienia wejść modułu mnożącego

Kolejnym krokiem jest wykorzystanie utworzonego modułu. Wykorzystaj poniższy kod:

```
component multiplier
Port ( clk : in STD_LOGIC;
```

```
        a : in STD_LOGIC_VECTOR(3 downto 0);  
        b : in STD_LOGIC_VECTOR(3 downto 0);  
        p : out STD_LOGIC_VECTOR(7 downto 0)  
    );  
end component;
```

```
mpm: multiplier port map (  
    clk => clk,  
    a => switches(3 downto 0),  
    b => switches(7 downto 4),  
    p => ...  
);
```

Cztery najmłodsze wyjścia mnożarki podłącz do wyświetlacza, pozostałe zaś zostaw otwarte. Następnie przetestuj działanie tego układu. Czy wyniki mnożenia są poprawne?

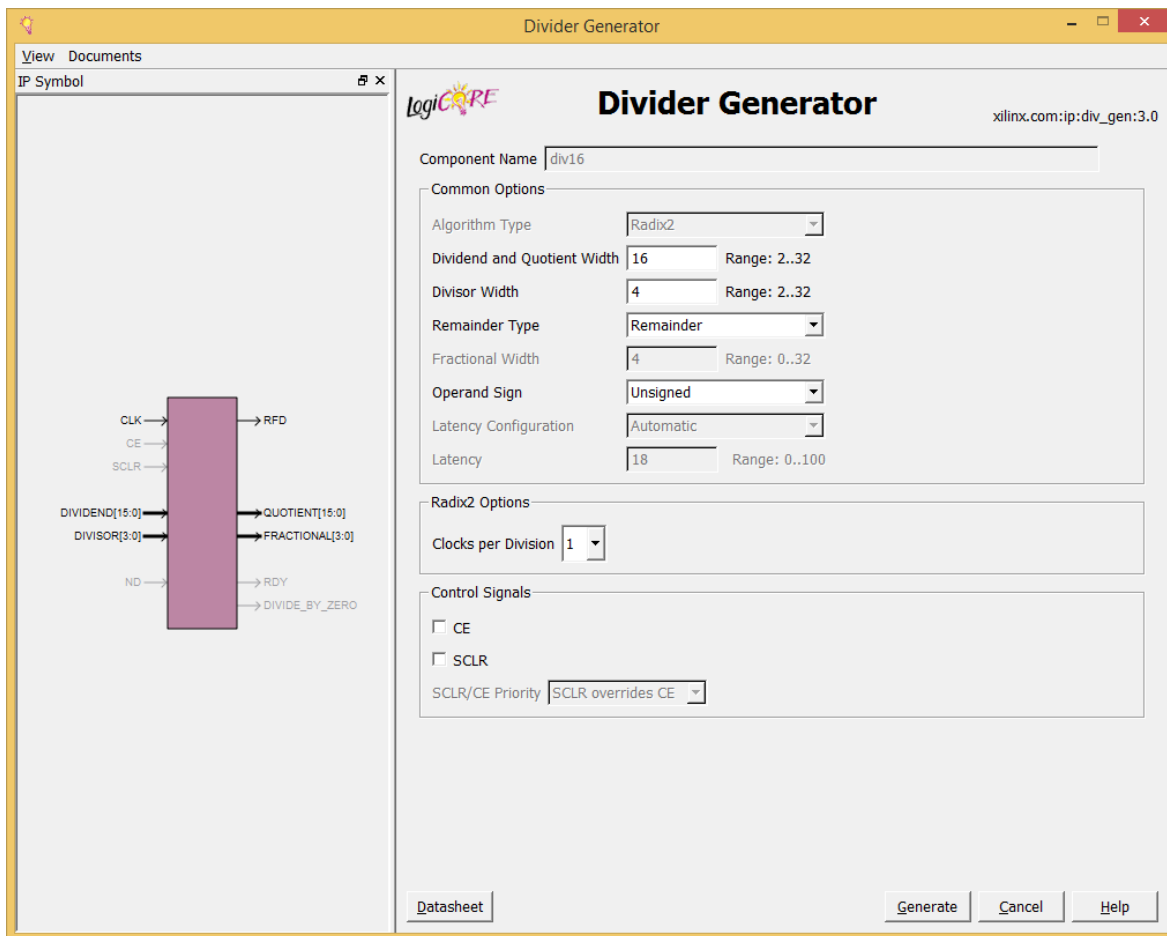
3.2 Zadanie 2. Na ocenę 4.0 (db)

Zmodyfikuj program z zadania 1 tak, aby wyliczał kwadrat liczby zadanej za pomocą wszystkich ośmiu przełączników. Wynik należy wyświetlać na wszystkich czterech częściach wyświetlacza.

3.3 Zadanie 3. Na ocenę 5.0 (bdb)

Korzystając z modułu dzielącego (patrz Rysunek 3) zmodyfikuj program z zadania 1 tak, aby na wyświetlaczu siedmiosegmentowym wyświetlana była liczba w postaci dziesiętnej.

Z uwagi na to, że wejście do modułów dzielących zmienia się rzadko, można zignorować wyjście RFD (Ready For Data). Musimy mieć cztery instancje modułu i za każdym razem dzielić przez 10 otrzymując kolejne cyfry.



Rysunek 3: Wykorzystanie modułu dzielącego do realizacji licznika dziesiętnego